Математика

УДК 519.61 + 004.032

СИСТОЛИЧЕСКАЯ СТРУКТУРА ОБРАТНОГО ХОДА МЕТОДА ГАУССА И ЕЕ ОСНОВНЫЕ СВОЙСТВА

Бабенко В. Н., Ивановский О. Я., Тимонов Д. А.

SYSTOLIC COMPUTING STRUCTURE OF REVERSE MOTION OF THE GAUSS METHOD AND ITS BASIC PROPERTIES

Babenko V. N., Ivanovsky O. Y., Timonov D. A.

Shtemenko Krasnodar Higer Military School, Krasnodar, 350063, Russia
e-mail: rnibvd@mail.ru

Abstract. For increase of productivity of computing systems (CS) frequently resort to use systolic computing structures (SCS). For the successful sanction of a problem of interface SCS among themselves and other blocks CS it is necessary to know properties (technical characteristics) used SCS.

On conditions of operation SCS of the validity of formulated properties high reliability should be provided. It can be reached on the basis of careful research SCS.

SCS will consist of computing elements (CE) connected among themselves. Everyone CE carries out one strictly certain function.

In offered article the formal description of functioning and their local interaction is offered. Due to this the opportunity of the description of functioning SCS with the help of a method of a mathematical induction has appeared. The given opportunity is carried out in an establishment of properties SCS of reverse motion of a method of Gauss.

Keywords: computing element, register, delay signal, system of the linear algebraic equations, the top triangular matrix, reverse motion of method of Gauss, adder, multiplier, divider, conveyor and parallel calculations, systolic computing structure, configuration of computing structure, time aspect, routing and schedule of movement of the data, high-efficiency computing systems.

Введение

Эффективным способом повышения производительности вычислительных систем (ВС) является применение систолических массивов (СМ). СМ (systolic array) имеют инженерную и математическую составляющие. По итогам обзора публикаций в периодической печати [1–11] можно сделать вывод, что большая их часть посвящена инженерной составляющей.

Основное содержание этих публикаций — разработка новых СМ, модификация известных либо предложения по их применению для решения тех или иных практических задач. К сожалению в этих работах уделяется недостаточное внимание свойствам систолических массивов, отражающим временно́й аспект функционирования СМ.

Эти свойства, в частности, оказывают влияние на формирование структуры входного потока данных, и тем самым определяют структуру выходного потока данных.

В свою очередь, при объединении СМ в единую ВС возникают проблемы их сопряжения, вызванные необходимостью учет структуры этих потоков при составлении расписаний движения потоков данных в ВС.

Следует добавить, что по условиям эксплуатации СМ должна быть обеспечена высокая надежность истинности формулируемых свойств. Этого можно достичь на основе тщательного исследования СМ.

В систолических массивах применяются вычислительные элементы (ВЭ), каждый из которых выполняет одну строго определенную функцию, обусловленную методом вычислений, реализуемым некоторым конкретным СМ. Указанные свойства (технические

Бабенко Виктор Николаевич, канд. физ.-мат. наук, старший научный сотрудник НИЦ Краснодарского высшего военного училища имени генерала армии С. М. Штеменко; e-mail: rnibvd@mail.ru.

Ивановский Олег Яркович, начальник отдела НИЦ Краснодарского высшего военного училища им. генерала армии С. М. Штеменко; e-mail: ivanovsky_oj@bk.ru.

Тимонов Дмитрий Александрович, начальник лаборатории НИЦ Краснодарского высшего военного училища им. генерала армии С. М. Штеменко; e-mail: timonov_da@list.ru.

характеристики) систолического массива существенным образом связаны со свойствами вычислительных элементов, входящих в его состав. При проведении обзора публикаций по заявленному направлению авторам не удалось обнаружить работы, формально строго описывающие указанные связи. Например, в работах [1, 2, 8] временной аспект не рассматривается, в работе [3] не отражена связь свойств ВЭ со свойствами СМ. В [10] исследуется перспектива применения технологии нанотрубок (CNT — carbon nanotube technology) и систолического массива в умножении матриц $\mathbf{A}$ на $\mathbf{B}$ с использованием схемы VLSI (СБИС) по технологии CNT. В [4] предложены различные систолические алгоритмы синтеза одномерных систолических массивов с двумерными звеньями, подходящими для реализации произведения прямоугольных матриц. Показано, что с использованием этих алгоритмов можно получить оптимальные систолические массивы для перемножения матриц любых размеров. В [7] представлена конструкция параллельной архитектуры Field Programmable Gate Array (FPGA) на основе систолического массива для алгоритма поиска базового локального выравнивания (BLAST — алгоритм выравнивания эвристической биологической последовательности, используемый специалистами по биоинформатике), при этом было достигнуто значительное ускорение по сравнению с ранее описанными архитектурами. В [11] рассматриваются перспективы перехода от кремний-магниевых технологий к нанотехнологиям в производстве компьютеров.

В данной статье предложено формальное описание функционирования ВЭ и их локального взаимодействия. Благодаря этому появилась возможность описания свойств СМ с помощью метода математической индукции. Описаны свойства СМ, реализующего обратный ход метода Гаусса.

1. Описание систолической структуры

1.1. Определение возможностей распараллеливания и конвейеризации вычислений обратного хода метода Гаусса

Пусть дана система линейных алгебраических уравнений

$$\mathbf{Ax} = \mathbf{y}, \tag{1.1}$$

где $\mathbf{A}$ — невырожденная верхняя треугольная матрица порядка n. Напомним, что обратный ход метода Гаусса состоит в вычислении решения $\mathbf{x}$ системы (1.1) по формулам

$$x_n = y_n / a_{n,n}, \quad i = \overline{n-1, 1, -1},$$

$$x_i = \left(y_i - \sum_{j=i+1}^{n} a_{i,j} x_j \right) \Big/ a_{i,i}. \tag{1.2}$$

Выражение для i принято читать так: i меняется от $n-1$ до 1 с шагом -1.

Введем обозначения

$$y_i^0 = y_i, \quad i = \overline{n-1, 1, -1}.$$

Отвечая требованию наглядности технологии вычислений на вычислительной структуре, формулам (1.2) можно придать иной вид, выписав при этом очередность вычислений по пунктам

$$\begin{aligned}
&i = \overline{n, 2, -1},\\
&m) \quad x_i = y_i^{n-i} / a_{i,i}, (2k-1);\\
&l = \overline{i-1, 1, -1},\\
&m+1) \quad y_l^{n-i+1} = y_l^{n-i} - a_{l,i} x_i, (2k),\\
&x_1 = y_1^{n-1} / a_{1,1},
\end{aligned} \tag{1.3}$$

здесь $m = 2(n-i)+1$.

Анализируя предписанные вычисления, можно заключить, что для каждого i индекс l пробегает значения от i до 1, при этом элементарные операции, согласно формулам (1.3), могут выполняться одновременно для всех указанных значений l. Кроме этого, рекуррентные формулы для вычисления y_l^{n-i+1} обуславливают возможность конвейеризации процесса вычислений указанных величин.

Из представленных формул также видно, что для реализации обратного метода Гаусса требуются следующие вычислительные устройства: делители D (пункт m), умножители M (вычисление произведения $a_{l,i} x_i$ в пункте $m+1$), сумматоры S (вычисление y_l^{n-i+1} в пункте $m+1$).

Будем предполагать, что в вычислительной системе (ВС) под x_i отводится объем информации равный одному слову.

1.2. Конфигурация ВС

Согласно сказанному, для выполнения каждой из указанных операций отведем ВЭ: делители $D_{i,i}$ ($i = \overline{n, 1, -1}$), умножители $M_{l,i}$ и сумматоры $S_{l,i}$ ($l = \overline{i-1, 1, -1}$).

Для обозначения входов и выходов ВЭ будем применять обозначения: $O_{D_{i,i}}$ — выход элемента $D_{i,i}$, $I1_{D_{i,i}}$— первый вход элемента $D_{i,i}$, $I2_{S_{l,i}}$ — второй вход элемента $S_{l,i}$ и т.д. Для описания непосредственных связей (непосредственных соединений) вычислительных элементов будем использовать символ <=. Например, выражение $I_{\text{ВЭ1}} <= O_{\text{ВЭ2}}$ означает, что выход ВЭ2 соединен с входом ВЭ1.

Вычислительные элементы $D_{i,i}$, $M_{l,i}$ и $S_{l,i}$ свяжем следующим образом: выход элемента $D_{i,i}$ $(i = n, 2, -1)$ соединим с первым входом элемента $M_{l,i}$ $(I1_{M_{l,i}} <= O_{D_{i,i}})$, выход элемента $M_{l,i}$ $(l = \overline{i-1, 1, -1})$ — со вторым входом элемента $S_{l,i}$ $(I2_{S_{l,i}} <= O1_{M_{l,i}})$, выход элемента $S_{l,i}$ $(l = i-1)$ — с первым входом элемента $D_{i-1,i-1}(I1_{D_{l-1,i-1}} <= O_{S_{l,i}})$, выход элемента $S_{l,i}$ $(l < i-1)$ — с первым входом элемента $S_{l,i+1}(I1_{S_{l,i+1}} <= O_{S_{l,i}})$. Отметим, что ВЭ $M_{l,i}$ кроме указанного выхода, который будем называть первым, имеет второй. Этот выход соединен с первым входом элемента $M_{l-1,i}(I1_{M_{l-1,i}} <= O2_{M_{l,i}})$, причем последнее верно для всех $l = \overline{i-1, 2, -1}$.

Входы $I2_{D_{i,i}}$, $I1_{D_{n,n}}$, $I2_{M_{l,i}}$, $I1_{S_{l,n}}$ являются входами, а $O_{D_{i,i}}$— выходами СМ.

1.3. Временной аспект

После поступления в момент времени t сигнала(ов) (числа(ел)) на вход ВЭ, представляющего собой логическую схему, по истечении времени Δt на выходе ВЭ появится сигнал (число(а)), отвечающий функциональному назначению ВЭ. Последнее справедливо при условии, что в период времени $[t, t + \Delta t]$ на входе ВЭ будет поддерживаться входной сигнал. Величину Δt называют временем задержки сигнала на ВЭ (временем срабатывания ВЭ). Поддержание сигнала на входе ВЭ обеспечивается присоединением к входным «штырькам» его входа выходных «штырьков» регистров, выполненных на D-триггерах.Будем предполагать, что формируемая ВС не имеет специальных средств управления процессом вычислений и продвижением данных по ней. Этим целям совместно с указанными регистрами служат подаваемые на них наряду с обрабатываемыми данными тактовые импульсы. Другими словами, рассматриваемая ВС является систолической (СВС).

Введем в рассмотрение некоторые временные характеристики. Как указывалось выше, регистры выполнены на D-триггерах, которые в свою очередь представляют собой логические схемы и также осуществляют задержку сигнала. Пусть Δt_{tr} — время срабатывания D-триггера, Δt_{im} — продолжительность тактового импульса, Δt_{pd} — продолжительность поддержания сигнала (очередной порции данных) на входах ВЭ. Продолжительность такта Δt_p (такт) — отрезок времени, равный периоду поступления тактовых импульсов.

Высказывание 1.1. Будем предполагать, что начала поступления тактового импульса и очередной порции данных на ВЭ совпадают, причем выполняются условия срабатывания триггера

$$\Delta t_{tr} \leqslant \Delta t_{im}. \tag{1.4}$$

Введем обозначения Δt_+, Δt_*, Δt_{div} — время срабатывания сумматора, умножителя и делителя соответственно.

Время срабатывания триггера удовлетворяет неравенству

$$\Delta t_{tr} \ll \min\{\Delta t_+, \Delta t_*, \Delta t_{\text{div}}\},$$

поэтому в дальнейшем для упрощения изложения будем считать ВЭ и регистр, поддерживающий на его входе сигнал (порцию данных), единым целым и называть ВЭ, а под входом ВЭ будем понимать вход указанного регистра. Продолжительность такта Δt_p будем считать равной Δt_{pd}.

Лемма 1.1. Пусть истинно высказывание 2.1 и пусть t — время поступления очередной порции данных на ВЭ (D, M или S). Тогда в момент времени $t + \Delta t_{tr} + \max\{\Delta t_+, \Delta t_*, \Delta t_{\text{div}}\}$, где $\Delta t_{tr} + \max\{\Delta t_+, \Delta t_*, \Delta t_{\text{div}}\} < \Delta t_p$, на выходе ВЭ получим соответствующий его функциональному назначению результат.

Следует сказать, что значения величин $\Delta t_+, \Delta t_*, \Delta t_{\text{div}}$ находятся в следующих соотношениях:

$$\begin{aligned} &\Delta t_* \approx 2\Delta t_+ (\text{используется} \\ &\qquad\qquad \text{умножитель Брауна [12]}), \\ &\Delta t_+ + \Delta t_* \ll \Delta t_{\text{div}} \text{ [13]}. \end{aligned} \tag{1.5}$$

Высказывание 1.2. Если удалить регистры между ВЭ $M_{l,i}$ и $S_{l,i}$, в результате получим ВЭ $SM_{l,i}$, в котором $I3_{SM_{l,i}} = I1_{M_{l,i}}$, $I2_{SM_{l,i}} = I2_{M_{l,i}}$, $I1_{SM_{l,i}} = I1_{S_{l,i}}$, $O1_{SM_{l,i}} = O_{S_{l,i}}$, $O2_{SM_{l,i}} = O2_{M_{l,i}}$.

Из леммы 1.1 вытекает следующая лемма.

Лемма 1.2. Пусть истинно высказывание 1.1 и пусть t — время поступления очередной порции данных на ВЭ (D или SM). Пусть истинны соотношения (1.5), высказывание 1.2, а также выполнено условие $\Delta t_{tr} + \Delta t_{\text{div}} < \Delta t_p$, тогда в момент времени $t + \Delta t_{tr} + \Delta t_{\text{div}}$ на выходе ВЭ получим соответствующий его функциональному назначению результат.

Доказательство. Пусть Δt_{+*} — время срабатывания сумматора-умножителя *SM*. Тогда, обращаясь к лемме 1.1 и пользуясь при этом соотношениями (1.5), можно записать цепочку неравенств

$$\Delta t_{tr} + \max\{\Delta t_+, \Delta t_*, \Delta t_{\text{div}}\} \leqslant \\ \leqslant \Delta t_{tr} + \max\{\Delta t_{+*}, \Delta t_{\text{div}}\} = \\ = \Delta t_{tr} + \Delta t_{\text{div}}.$$

□

Далее для обозначения ВЭ будем применять символы $C_{l,i}$, где

$$C_{l,i} = \begin{cases} D_{i,i}, & \text{если } l = i, \\ SM_{l,i}, & \text{если } l \neq i. \end{cases}$$

1.4. Маршрутизация и расписание движения данных.

С учетом сказанного лемму 1.2 можно сформулировать в виде:

Лемма 1.3. Если на входе некоторого ВЭ в период времени Δt_p(в течение такта, имеющего номер m) поддерживается порция данных a (этот факт будем обозначать так $I_{\text{ВЭ}}(m) = a$), то после срабатывания ВЭ (ВЭ переходит в установившийся режим) на его выходе появляется вычисленный результат b (обозначение $O_{\text{ВЭ}}(m) = b$).

Высказывание 1.3. Пусть $I_{\text{ВЭ}1} <= O_{\text{ВЭ}2}$. Если $O_{\text{ВЭ}2}(m) = a$, то $I_{\text{ВЭ}1}(m+1) = a$.

Последнее высказывание является удобной для нас идеализацией, основанной на неравенстве $\Delta t_{tr} \ll \min\{\Delta t_+, \Delta t_*, \Delta t_{\text{div}}\}$.

Определение 1.1. Если на выходе ВЭ на m-том такте появляется результат b ($O_{\text{ВЭ}}(m) = b$), будем называть его тактом, *порождающим* результат b при отображении ВЭ (обозначение $m = \text{ind}_{\text{ВЭ}}(b)$).

СМ согласно [14] представляет собой конвейерный вычислитель с регулярным графом.

Лемма 1.4. Пусть конвейерный вычислитель с регулярным графом состоит из n вычислительных элементов и Δt_i, $i = \overline{1, n}$ — время срабатывания i-го элемента. Тогда для функционирования этого конвейера необходимо выполнение неравенства

$$\Delta t_p \geqslant \max\{\Delta t_1, \ldots, \Delta t_n\}_i,$$

где Δt_p — продолжительность такта.

Обращаясь к описанному выше систолическому массиву для реализации обратного хода метода Гаусса, согласно лемме 1.4 можно заключить, что продолжительность такта Δt_p должна удовлетворять неравенству $\Delta t_p \geqslant \Delta t_{tr} + \Delta t_{\text{div}}$.

Докажем основные свойства ВС, конфигурация которой была изложена выше.

Пусть требуется решить системы линейных уравнений

$$\mathbf{A}^1\mathbf{x}^1 = \mathbf{y}^1, \ldots, \quad \mathbf{A}^m\mathbf{x}^m = \mathbf{y}^m, \ldots.$$

Теорема 1.1. Пусть $\forall\ k = 1, 2, \ldots$, величина m принимает значение $2k-1$, затем $2k$, причем

$$i = \overline{n, n-k+1, -1},$$

$$t = \overline{n, i}, \quad s = \overline{t, l},$$

где $l = \begin{cases} r, & r \geqslant 1, \\ 1, & r < 1, \end{cases}$

$$r = t - [m - 2(n-t)] + 1, \\ t \leqslant 2n - m, \tag{1.6}$$

при условии $k \leqslant n$, и

$$i = \overline{n, 1, -1}, \quad l = \overline{i, 1, -1}$$

при условии $k > n$, (m — номер такта), и

$$I1_{C_{s,n}}(2k-1) = y_s^{2k-1-(n-s),0},$$

где

$$y_s^{2k-1-(n-s),0} = y_s^{2k-1-(n-s)}, \\ I2_{C_{s,t}}(2k-1) = a_{s,t}^{2(k-(n-t))-1-(t-s)} \\ (m = 2k-1), \tag{1.7}$$

$$I1_{C_{s,n}}(2k) = y_s^{2k-(n-s),0},$$

где

$$y_s^{2k-(n-s),0} = y_s^{2k-(n-s)}, \tag{1.8}$$

$$I2_{C_{s,t}}(2k) = a_{s,t}^{2(k-(n-t))-(t-s)} \quad (m = 2k).$$

Тогда

1) $O_{C_{i,i}}(2k-1) = x_i^{2(k-(n-i))-1}$ $(m = 2k-1)$,

$$O_{C_{i,i}}(2k) = x_i^{2(k-(n-i))} \quad (m = 2k);$$

2) производительность ВС равна n слов за такт;

3) продолжительность решения системы уравнений ВС равна $2n-1$ тактам.

Доказательство. Доказательство проведем по индукции. Пусть $k=1$, тогда согласно условию теоремы $I1_{C_{n,n}}(1)=y_n^{1,0}$, $I2_{C_{n,n}}(1)=a_{n,n}^1$, и по лемме 1.3

$$O_{C_{n,n}}(1)=x_n^1.$$

В момент поступления второго тактового импульса по условию теоремы: $I1_{C_{n,n}}(2)=y_n^{2,0}$, $I2_{C_{n,n}}(2)=a_{n,n}^2$. Поэтому согласно лемме 1.3 $O_{C_{n,n}}(2)=x_n^2$. С другой стороны, в этот же момент согласно условию теоремы выполняются равенства $I1_{C_{n-1,n}}(2)=y_{n-1}^{1,0}$, $I2_{C_{n-1,n}}(2)=a_{n-1,n}^1$, а также в соответствии с высказыванием 1.3 — равенство $I3_{C_{n-1,n}}(2)= O_{C_{n,n}}(1)$. Поэтому $I3_{C_{n-1,n}}(2)=x_n^1$ и $O1_{C_{n-1,n}}(2)=y_{n-1}^{1,1}$, $O2_{C_{n-1,n}}(2)=x_n^1$ (последние два равенства также следуют из леммы 1.3).

Пусть теперь k — произвольное число, удовлетворяющее неравенству $2\leqslant k\leqslant n$, и пусть состояние системы на $2(k-1)$ – ом такте описывается соотношениями

$$O1_{C_{s,t}}(2(k-1))= \\ =y_s^{2((k-1)-(n-t))-(t-s),n-t+1}, \quad (1.9)$$

$$O_{C_{t,t}}(2(k-1))=x_t^{2((k-1)-(n-t))}, \quad (1.10)$$

$$O2_{C_{s,t}}(2(k-1))= \\ =x_t^{2((k-1)-(n-t))-(t-s)}, \quad (1.11)$$

где

$$i=\overline{n,n-(k-1)+1,-1},$$

$$t=\overline{n,i},\quad s=\overline{t,l},$$

где $l=\begin{cases} r, & r\geqslant 1,\\ 1, & r<1,\end{cases}$

$$\begin{aligned} r&=t-[m-2(n-t)]+1,\\ m&=2(k-1).\end{aligned} \quad (1.12)$$

На следующем такте (m принимает значение $2k-1$), согласно высказыванию 1.3, из (1.9) следует

$$I1_{C_{s,t-1}}(2k-1)= \\ =y_s^{2((k-1)-(n-t))-(t-s),n-t+1}. \quad (1.13)$$

Отметим, что при $t=i$ и $s=t-1$ из последнего соотношения получаем

$$I1_{C_{i-1,i-1}}(2k-1)= \\ =y_{i-1}^{2((k-1)-(n-i))-(i-(i-1)),n-i+1}.$$

Другими словами, в соотношениях (1.12) индекс i на этом такте принимает значение на единицу меньшее, что соответствует условиям доказываемой теоремы.

Соответственно из (1.10) и (1.11) следует

$$I2_{C_{s-1,t}}(2k-1)=x_t^{2((k-1)-(n-t))-(t-s)}. \quad (1.14)$$

При этом в каждом столбце ВС индекс l принимет значение на единицу меньшее для всех t, удовлетворяющих неравенству $t\leqslant 2n-m$ (см. (1.6)).

Отметим, что на этом же такте согласно условию теоремы справедливы соотношения (1.7). Таким образом, для всех ВЭ описаны все входные данные $2k-1$-го такта.

Из леммы 1.3 из соотношений (1.7), (1.13) и (1.14) вытекает состояние ВС на $2k-1$-ом такте

$$O1_{C_{s,t}}(2k-1)= \\ =y_s^{2k-1-2(n-t)-(t-s),n-t+1}, \quad (1.15)$$

$$O_{C_{t,t}}(2k-1)=x_t^{2k-1-2(n-t)}, \quad (1.16)$$

$$O2_{C_{s,t}}(2k-1)=x_t^{2k-1-2(n-t))-(t-s)}.$$

Теперь можно перейти к описанию функционирования ВС на такте с номером $2k$.

В соответствии с высказыванием 1.3 из (1.15) и (1.16) следует

$$I1_{C_{s-1,t}}(2k)=y_s^{2k-1-2(n-t)-(t-s),n-t+1},$$

$$I3_{C_{s,t}}(2k)=x_t^{2k-1-2(n-t))-(t-s)}.$$

С другой стороны, на этом же такте по условию теоремы справедливы соотношения (1.8). Таким образом, для всех ВЭ описаны все входные данные такта с номером$2k$.

Из соотношений (1.8), (1.16) и (1.14), следуя лемме 1.3, можно получить состояние ВС на такте с номером $2k$:

$$O1_{C_{s,t}}(2k)=y_s^{2k-2(n-t)-(t-s),n-t+1},$$

$$O_{C_{t,t}}(2k)=x_t^{2k-2(n-t)}, \quad (1.17)$$

$$O2_{C_{s,t}}(2k)=x_t^{2k-2(n-t))-(t-s)}.$$

Отметим, что и на этом такте в каждом столбце СВС индекс l принимает значение на единицу меньшее, для всех t, удовлетворяющих неравенству $t \leqslant 2n - m$ ((см. 1.6)).

Обращаясь к (1.16) и (1.17), можно утверждать, что истинность формул первого пункта теоремы доказана.

Переходя к доказательству второго пункта, отметим, что при $k = n$ величины i, l принимают значение, равное единице (СВС становится заполненой), и для $k > n$ она пребывает этом состоянии. Поэтому при таких k количество данных, выдаваемых на выход СВС, равно n слов.

Переходя к доказательству третьего пункта, можно заключить следующее. Если p является порождающим тактом для x_n^q при отображении $C_{n,n}$, т.е. $p = \operatorname{ind}_{C_{n,n}}(x_n^q)$ $(O_{C_{n,n}}(p) = x_n^q)$, то, следуя индукции, получим:

$$\operatorname*{ind}_{C_{n-1,n-1}}(x_{n-1}^q) = p + 2, \ldots,$$

$$\operatorname*{ind}_{C_{1,1}}(x_1^q) = p + 2(n-1).$$

Отсюда следует, что продолжительность решения системы уравнений СВС определяется выражением $p+2(n-1)-p+1$, после упрощения которого получаем утверждение третьего пункта теоремы. $\square$

Заключение

В представленной статье предложено формальное описание функционирования ВЭ и их локального взаимодействия. Благодаря этому с помощью метода математической индукции доказаны свойства СВС, реализующей обратный ход метода Гаусса. Предложенный подход применим для описания свойств и других систолических массивов.

Таким образом, становится возможным:

1) строгое формальное описание функционирования СМ, отвечающая требованиям высокой надежности формулируемых свойств;

2) сравнение свойств СМ, выполняющих одну и ту же функцию, с целью выбора наилучшего при проектировании ВС.

Литература

1. *Елфимова Л.Д.* Объединенный клеточный метод умножения матриц // Кибернетика и системный анализ. 2013. Т. 49, № 5. С. 28–37.
2. *Елфимова Л.Д.* Быстрые алгоритмы для базовой операции клеточных методов линейной алгебры // Кибернетика и системный анализ. 2015. Т. 51, № 6. С. 35–45.
3. *Горюшкина А.Е., Семенов С.Г.* Применение систолической системы на основе метода моментов для усовершенствования дискретного преобразования Хартли // Збірник наукових праць Харківського університету Повітряних Сил. 2016. Вип. 1. С. 89–92.
4. *Randjelovic B.M., Milovanovic E.I., Milovanovic I.Z.* Systolic algorithms for matrix multiplication on space optimal one-dimensional systolic arrays // Facta Universitatis (Nis) Ser. Math. Infor. 2014. Vol. 29, No. 3. P. 243–259.
5. *Abdollahi M.M., Tehrani M.* Designing a novel reversible systolic array using QCA // Italian journal of science & engineering. 2017. Vol. 1. No. 3. P. 158–166, doi: 10.28991/ijse-01118
6. *Wang N.-C., Biglieri E., Yao K.* Systolic arrays for lattice-reduction-aided MIMO detection // J. of Communications and Networks. 2011. Vol. 1. P. 1–13.
7. *Guo X., Wang H., Devabhaktuni V.* A Systolic Array-Based FPGA Parallel Architecture for the BLAST Algorithm // ISRN Bioinformatics. 2012. Vol. 2012. Article ID 195658, 11 p., doi: 10.5402/2012/195658
8. *Bekakos M.P., Milovanovic I.Z., Tokic T.I., Dolic'anin C.B., Milovanovic E.I.* Selecting mathematical method for systolic processing // Scientific publications of the state university of novi pazar, ser. A: Appl. Math. Inform. And Mech. 2011. Vol. 3. No. 1. P. 53–58.
9. *Craciun S., Brockmeier A.J., George A.D., Lam H., Principe J.C.* An information-theoretic approach to motor action decoding with a reconfigurable parallel architecture // Conf. Proc. IEEE Eng. Med. Biol. Soc. 2011. doi: 10.1109/IEMBS.2011.6091144
10. *Azimian A., Dehkordi A.K., Tehrani M.* A novel systolic array architecture for matrix multiplication circuit design using carbon nanotube technology // Int. J. of Computer Applications. 2017. Vol. 172, No. 6, pp. 1–4.
11. *Causapruno G., Riente F., Turvani G., Vacca M, Massimo R.R., Zamboni M., Graziano M.* Reconfigurable Systolic Array: From Architecture to Physical Design for NML // IEEE Transactions On Very Large Scale Integration (VLSI) Systems. 2016. Vol. 24, No. 11. P. 3208–3217. doi: 10.1109/TVLSI.2016.2547422
12. Сверхбольшие схемы и современная обработка сигналов / Ред. С. Гун, Х. Уайтхаус, Т. Кайлат. М.: Радио и связь, 1989. 345 с.
13. *Каляев И.А., Левин И.И. и др.* Реконфигурируемые мультиконвейерные вычислительные структуры. Ростов на Дону: Издательство ЮНЦ РАН, 2008. 319 с.
14. *Воеводин В.В.* Математические модели методы в параллельных процессах. М.: Наука, 1986. 296 с.

References

1. Elfimova, L.D. The combined cellular matrix multiplication method. *Kibernetika i sistemny analiz* [Cybernetics and systems analysis], 2013, vol. 49, no. 5, pp. 28–37. (In Russian)
2. Elfimova, L.D. Fast algorithms for the basic operation of cellular methods of linear algebra. *Kibernetika i sistemny analiz* [Cybernetics and systems analysis], 2015, vol. 51, no. 6, pp. 35–45. (In Russian)
3. Gorjushkina, A.E., Semenov, S.G. The use of a systolic system based on the method of moments for the improvement of the discrete Hartley transform. *Zbiryk naukovyh prac' Har'kivs'kogo universitetu Povitrjanyh Sil* [Collection of scientific works of Kharkov University of Air Forces], 2016, iss. 1, pp. 89–92. (In Russian)
4. Randjelovic, B.M., Milovanovic, E.I., Milovanovic, I.Z. Systolic algorithms for matrix multiplication on space optimal one-dimensional systolic Arrays. *Facta Universitatis (Nis) Ser. Math. Infor.*, 2014, vol. 29, no. 3, pp. 243–259.
5. Abdollahi, M.M., Tehrani, M. Designing a novel reversible systolic array using QCA. *Italian journal of science & engineering*, 2017, vol. 1, no. 3, pp. 158–166. doi: 10.28991/ijse-01118
6. Wang, N.-C., Biglieri, E., Yao, K. Systolic arrays for lattice-reduction-aided MIMO detection. *J. of Communications and Networks*, 2011, vol. 1, pp. 1–13.
7. Guo, X., Wang, H., Devabhaktuni, V. A systolic array-based FPGA parallel architecture for the BLAST algorithm. *ISRN Bioinformatics*, 2012, vol. 2012, Article ID 195658, 11 p. doi: 10.5402/2012/195658
8. Bekakos, M.P., Milovanovic, I.Z., Tokic, T.I., Dolic'anin, C.B., Milovanovic, E.I. Selecting Mathematical Method for Systolic Processing. *Scientific publications of the state university of novi pazar, ser. A: Appl. Math. Inform. And Mech.*, 2011, vol. 3, no. 1, pp. 53–58.
9. Craciun, S., Brockmeier, A.J., George, A.D., Lam, H., Principe, J.C. An information-theoretic approach to motor action decoding with a reconfigurable parallel architecture. *Conf. Proc. IEEE Eng. Med. Biol. Soc.*, 2011. doi: 10.1109/IEMBS.2011.6091144
10. Azimian, A., Dehkordi, A.K., Tehrani, M. A novel systolic array architecture for matrix multiplication circuit design using carbon nanotube technology. *Int. J. of Computer Applications*, 2017, vol. 172, no. 6, pp. 1–4.
11. Causapruno, G., Riente, F., Turvani, G., Vacca, M., Massimo, R.R., Zamboni, M., Graziano, M. Reconfigurable systolic array: from architecture to physical design for NML. *IEEE Transactions On Very Large Scale Integration (VLSI) Systems*, 2016, vol. 24, no. 11, pp. 3208–3217. doi: 10.1109/TVLSI.2016.2547422
12. Gun, S., Uaythaus, H., Kaylat, T. (eds.) *VSLI and Modern Signal Processing.* Radio i svyaz, Moscow, 1989. (In Russian)
13. Kalyaev, I.A., Levin, I.I. et al. *Reconfigurable multicopy computing structures.* Izdatel'stvo UNC RAN, Rostov-on-Don, 2008. (In Russian)
14. Voevodin, V.V. *Mathematical models of methods in parallel processes.* Nauka, Moscow, 1986. (In Russian)

Статья поступила 20 октября 2017 г.